

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
15. März 2001 (15.03.2001)

PCT

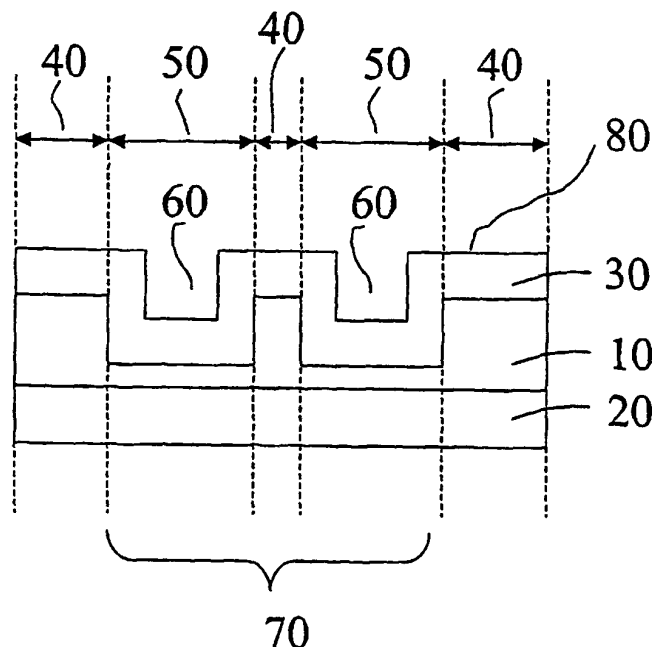
(10) Internationale Veröffentlichungsnummer
WO 01/18879 A1

- (51) Internationale Patentklassifikation⁷: H01L 29/861 (72) Erfinder; und
(75) Erfinder/Anmelder (nur für US): SPITZ, Richard
(21) Internationales Aktenzeichen: PCT/DE00/02918 [DE/DE]; Römersteinstrasse 56, 72766 Reutlingen (DE).
Internationales Anmeldedatum: 26. August 2000 (26.08.2000) (81) Bestimmungsstaaten (national): CZ, HU, JP, US.
Veröffentlichungssprache: Deutsch (84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
Veröffentlichungssprache: Deutsch
(j) Angaben zur Priorität: 199 42 879.4 8. September 1999 (08.09.1999) DE Veröffentlicht:
— Mit internationalem Recherchenbericht.
(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02 — Vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen.
20, 70442 Stuttgart (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR COMPONENT AND METHOD FOR THE PRODUCTION THEREOF

(54) Bezeichnung: HALBLEITERBAUELEMENT UND VERFAHREN ZUR HERSTELLUNG DES HALBLEITERBAUELEMENTS



(57) Abstract: The invention relates to a semiconductor component and a method for the production thereof which makes it possible to obtain a switching element for a high-frequency switching without the constantly present leakage inductances leading to spurious interference voltage peaks. To that effect, the surface of the wafer is provided with trenches leading to a central zone (10) which has a laterally variable thickness. Thicker regions (40) of the central zone (10) guarantee a smooth drop in evacuation current, while the thinner regions (50) ensure short switching times and a low forward voltage.

[Fortsetzung auf der nächsten Seite]

WO 01/18879 A1



Zur Erklärung der Zweibuchstaben-Codes, und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Es wird ein Halbleiterbauelement und ein Verfahren zu seiner Herstellung vorgeschlagen, das die Bereitstellung eines Schaltelements für hohe Schaltfrequenzen ermöglicht, ohne daß immer vorhandene Streuinduktivitäten zu hohen Störspannungsspitzen führen. Dazu sind in die Oberfläche des Wafers eingebrachte Gräben vorgesehen, die zu einer Mittelzone (10) mit lateral variabler Dicke führt. Dickere Bereiche (40) dieser Mittelzone (10) gewährleisten sanften Ausräumstromabfall, dünnere Bereiche (50) kurze Schaltzeiten und niedrige Flußspannung.

HALBLEITERBAUELEMENT UND VERFAHREN ZUR HERSTELLUNG DES HALBLEITERBAUELEMENTS

5

10 Halbleiterelement und Verfahren zur Herstellung des Halbleiterbauelements

Stand der Technik

15 Die Erfindung geht aus von einem Halbleiterbauelement bzw.
 einem Verfahren zur Herstellung nach der Gattung der unab-
 hängigen Ansprüche. Aus der DE 36 33 161 A1 ist bereits eine
 Gleichrichterdiode bekannt, bei der neben einer einfachen
 pn-Schichtenfolge weitere Layoutmaßnahmen vorgesehen sind
20 zur Erzielung eines verbesserten Erholungsverhaltens (engl.
 „recovery behavior“) bei Kommutierung.

Vorteile der Erfindung

25 Die erfindungsgemäße Anordnung beziehungsweise das
 erfindungsgemäße Verfahren mit den kennzeichnenden Merkmalen
 der unabhängigen Ansprüche haben demgegenüber den Vorteil,
 ohne zusätzliche Layoutmaßnahmen die Bereitstellung von
 Halbleiterbauelementen mit hohen Taktfrequenzen und damit
30 verbunden kleinen Schaltzeiten zu ermöglichen, ohne daß der
 Ausräumstrom beim Umpolen in Sperrrichtung steil abfällt.
 Dadurch wird in einfacher Weise sichergestellt, daß trotz
 kurzer Schaltzeiten keine steilen Stromabrisse aufgrund
 immer vorhandener Streuinduktivitäten zu hohen
35 Störspannungsspitzen führen; somit wird es möglich, in

einfacher Weise schnell schaltende Bauelemente in Kraftfahrzeugen für Gleichrichteranordnungen einzusetzen, bei denen ansonsten solche Spannungsspitzen beispielsweise den Radioempfang stören würden. Darüber hinaus gewährleistet die erfindungsgemäße Diode neben der kurzen Schaltzeit und einem sanften Abfall des Ausräumstroms eine niedrige Flußspannung und somit niedrige Wärmeverluste bei Polung der am Bauelement anliegenden Spannung in Durchlaßrichtung.

Durch die in den abhängigen Ansprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen der in den unabhängigen Ansprüchen angegebenen Bauelemente bzw. Verfahren möglich.

Besonders vorteilhaft ist, Gräben mit rechteckförmigem Querschnitt vorzusehen, um mit möglichst wenig Gräben das gewünschte Verhältnis zwischen Bereichen unterschiedlicher Mittelzonendicke herzustellen.

Werden die Randbereiche durch keine Vertiefungen aufweisende Bereiche gebildet, so ist das Bauelement unempfindlich gegen Beschädigungen und Verunreinigungen an der Chipkante.

Weitere Vorteile ergeben sich durch die in der Beschreibung genannten Merkmale.

Zeichnung

Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und in der nachfolgenden Beschreibung näher erläutert. Figur 1 zeigt eine Gleichrichterdiode, Figur 2 ein Diagramm, Figur 3a eine Querschnittsseitenansicht einer Diode, Figur 3b eine Draufsicht auf eine Diode.

Beschreibung der Ausführungsbeispiele

5 Figur 1 zeigt eine Halbleiterdiode mit einer schwach n-dotierten Mittelzone 2, die auf ihrer Oberseite mit einer stark p-dotierten Schicht 1 und auf ihrer Unterseite mit einer stark n-dotierten Schicht 3 bedeckt ist. Die Schichten 1 und 3 sind mit (nicht eingezeichneten) Metallisierungen
10 versehen.

Die Schichten 1 und 2 bilden an ihrer gemeinsamen Grenzfläche den pn-Übergang der Halbleiterdiode.

15 Figur 2 zeigt ein Diagramm mit einer Zeitachse 5 und einer Ordinatenachse 6. Dargestellt ist ein sinusförmiger Spannungsverlauf 7, der an den Schichten 1 und 3 der Halbleiterdiode der Figur 1 angelegt ist. In Durchlaßrichtung folgt der Strom durch die Diode im wesentlichen dem
20 Spannungsverlauf 7, also der positiven Halbwelle des Spannungsverlaufs 7 in der linken Hälfte des Diagramms. Wechselt die Spannung 7 das Vorzeichen, so wird die Diode in Sperrrichtung gepolt, der Strom durch die Diode folgt noch eine kurze Zeit, die so genannte Schaltzeit 9, ungefähr dem
25 Spannungsverlauf, bis er in die Ausräumstromkurve 8 übergeht.

Beim Umschalten von Fluß- in Sperrrichtung müssen in die Mittelzone indizierte Ladungsträger ausgeräumt werden, bevor
30 die Diode in der Lage ist, die Sperrspannung aufzunehmen. Die hierzu notwendige Zeit ist die Schaltzeit 9.

35 In der Querschnittsseitenansicht der Figur 3a ist eine Schichtenfolge 10, 20, 30 dargestellt, die eine Diode bildet. Die Schicht 10 ist n-dotiert und entspricht der

Dotierung eines bei der Herstellung dieses Bauelements verwendeten schwach n-dotierten Substrats. Auf der Unterseite der Schicht 10 ist eine stark n-dotierte Schicht 20 aufgebracht, die ihrerseits an ihrer Außenseite mit einer

5 (nicht eingezeichneten) Metallisierung versehen ist. Auf der Oberseite der Schicht 10 ist eine stark p-dotierte Schicht 30 aufgebracht. In die Oberseite der Diode sind Gräben 60 eingebracht, die erste Bereiche 40 und zweite Bereiche 50 definieren. In den ersten Bereichen 40 ist die Schicht 10

10 dicker ausgelegt als in den zweiten Bereichen 50, während die Schicht 30 in beiden Bereichen ungefähr die gleiche Dicke aufweist. Die Gräben 60 befinden sich im Innenbereich 70 der Diode, während der restliche Bereich der Diode, der Randbereich, durch erste Bereiche 40 gebildet wird. Auf der

15 Oberfläche 80 der Diode ist wiederum eine (nicht eingezeichnete) Metallisierung aufgebracht. In der Draufsicht in Figur 3b ist mit der Querschnittslinie 100 die Stelle markiert, für die in Figur 1a die Querschnittsseitenansicht

20 abgebildet ist. Auf der Oberfläche 80 sind parallel zu den Außenkanten der Diode eingebrachte Gräben 60 ersichtlich, wobei die Gräben sich kreuzen und jeweils zwei parallele Gräben parallel zu jeder Außenkante des Bauelements angeordnet sind. Die Tiefe der Gräben 60 beträgt beispielsweise

25 zirka 70 Mikrometer, die Dicke der Schicht 10 im Bereich 40 zirka 80 Mikrometer und die Dicke der Schicht 10 im Bereich 50 zirka 10 Mikrometer. Die Dicken der Schichten 20 und 30 betragen jeweils zirka 60 Mikrometer. Die

Dotierkonzentration in der Schicht 10 beträgt beispielsweise zirka $4 \cdot 10^{14} \text{ cm}^{-3}$, die Dotierkonzentrationen an den

30 Oberflächen der Schichten 20 und 30 (die Oberfläche der Schicht 30 ist in Figur 3a mit Bezugszeichen 80 versehen) jeweils zirka $7 \cdot 10^{19} \text{ cm}^{-3}$.

Der Bereich 40 stellt einen hochsperrenden Diodenteil mit

35 breiter Mittelzone 10 dar (Durchbruchspannung ≥ 200 Volt),

der Bereich 50 einen hochsperrenden Diodenteil (Durchbruchspannung ≥ 100 Volt) mit schmaler Mittelzone 10. Der Bereich 40 weist aufgrund der dicken Mittelzone einen sanften Ausräumstromabfall auf, der Bereich 50 mit der
5 schmalen Mittelzone führt zu einer kurzen Schaltzeit und einer niedrigen Flußspannung des erfindungsgemäßen Halbleiterbauelements. Der Randbereich des Chips wird durch Bereiche 40 gebildet, so daß wegen der höheren Durchbruchspannung der Bereiche 40 im Vergleich zu den Bereichen 50
10 die Feldstärke am Chiprand niedrig bleibt. Die Diode wird dadurch unempfindlich gegen Beschädigungen und Verunreinigungen an der Chipkante. Fließen mindestens 25% des Flußstroms der Diode durch Bereiche 40, so ist ein äußerst sanfter Stromabfall nach Umpolung der Spannung in
15 Diodensperrrichtung gewährleistet.

In einer alternativen Ausführungsform ist der Anteil der Bereiche 50 an der Gesamtchipfläche so ausgelegt, daß
20 mindestens 50% des Stroms durch die Bereiche 50 fließen können, um gleichzeitig zur Gewährleistung eines sanften Stromabfalls für sehr niedrige Flußspannungen zu sorgen. Dies kann durch eine entsprechende Anzahl von Gräben bzw. durch eine entsprechende Wahl der Breite der Gräben gewährleistet werden. Neben quadratischen Chips können auch fünf-,
25 sechs-, oder mehreckige Chips mit den erfindungsgemäßen Gräben versehen werden, die parallel zu den jeweiligen Kanten des Chips angeordnet werden und sich entsprechend in einem fünf-, sechs-, oder mehreckigen Muster kreuzen. Beim ersten Leitfähigkeitstyp handelt es sich um eine n-Leitung,
30 beim zweiten Leitfähigkeitstyp um eine p-Leitung. Selbstverständlich kann auch eine umgekehrte Wahl getroffen werden. Auch andere Halbleiterbauelemente als Dioden können in vorteilhafter Weise mit den erfindungsgemäßen Gräben
35 versehen werden. Insbesondere bei Drei- oder Vierschichtdioden, also Transistor- oder Tyristordioden, bilden dann

- 6 -

die Schichten 30 und 10 die Basis-/Kollektorschichten bzw. die p- und die n-Schicht des mittleren pn-Übergangs.

Die Halbleiterdioden gemäß Figur 3 ermöglichen die Realisierung hoher Taktfrequenzen aufgrund ihrer kurzen Schaltzeiten. Sie sind daher insbesondere geeignet, in Kraftfahrzeug-Brückengleichrichteranlagen eingesetzt zu werden, bei denen Taktfrequenzen verwendet werden, die deutlich über den Frequenzen normaler passiver Diodengleichrichter liegen. Bei getakteten Gleichrichtern wie beispielsweise in der nicht vorveröffentlichten deutschen Patentanmeldung mit dem Aktenzeichen 198 45 569.0 beschrieben, können mit den beschriebenen Halbleiterdioden mit Gräben Taktfrequenzen von ca. 20kHz realisiert werden, was ca. eine Größenordnung höher ist als die konventionelle Frequenz bekannter KFZ-Gleichrichteranlagen, die an die Drehzahl des Generators gekoppelt ist und ca. maximal 2kHz beträgt.

Zur Herstellung eines Diodenchips nach Figur 3 werden zunächst parallele Gräben 60 in einen Wafer gesägt, der die Dotierung der späteren Schicht 10 aufweist. Anschließend werden die stark p- und die stark n-dotierten Schichten 30 bzw. 20 simultan eindiffundiert. In einem weiteren Schritt wird auf beiden Seiten des Wafers jeweils eine Metallschicht abgeschieden. Der Wafer wird in einem weiteren Schritt durch Sägen in einzelne Chips zertrennt, wobei die Zertrennungslinien in den Bereichen 40 verlaufen, in denen die Mittelzone 10 dick ist im Vergleich zu den Bereichen 50, in den die Gräben 60 eingebracht sind. Der Chip kann beispielsweise in bekannte Einpreßdiodengehäuse eingelötet und mit Epoxidharz ummantelt werden.

Um möglichst große Bereiche 50 zu erhalten, ist es vorteilhaft, die Gräben mit rechteckigen Profilen zu sägen. Die

- 7 -

Anzahl der Gräben pro Chip bestimmt sich aus den festgelegten Flächenproportionen von Bereich 40 zu Bereich 50 und aus der gewählten Grabenbreite.

- 5 Das erfindungsgemäße Verfahren kommt zur Bereitstellung solcher Bauelemente ohne zusätzliche Diffusionsschichten bzw. ohne zusätzliche Layoutmaßnahmen aus. Es handelt sich um ein großserientaugliches, teilweise, zumindest was das Einbringen der Gräben betrifft, außerhalb des Reinraumes
- 10 durchführbares Verfahren.

5

10 **Ansprüche**

1. Halbleiterbauelement mit einer ersten Schicht (10) eines ersten Leitfähigkeitstyps mit einer Oberseite und einer Unterseite, wobei die Oberseite von einer zweiten Schicht (30) eines zweiten Leitfähigkeitstyps bedeckt und auf der Unterseite eine dritte Schicht (20) angeordnet ist, dadurch gekennzeichnet, daß die erste Schicht infolge mindestens einer in die Oberseite eingebrachten Vertiefung (60) Bereiche (40, 50) unterschiedlicher Dicke aufweist.

20

2. Halbleiterbauelement nach Anspruch 1, dadurch gekennzeichnet, daß die mindestens eine Vertiefung als Graben mit rechteckförmigem Querschnitt ausgebildet ist.

25

3. Halbleiterbauelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß mindestens ein Viertel der Unterseite keine Vertiefungen aufweisende erste Bereiche (40) begrenzt.

30

4. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß mindestens die halbe Fläche der Unterseite Vertiefungen aufweisende zweite Bereiche (50) begrenzt.

5. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß ein Randbereich durch keine Vertiefungen aufweisende zweite Bereiche (40) gebildet wird.

5 6. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die zweite Schicht (30) stark dotiert ist.

10 7. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die dritte Schicht (20) vom ersten Leitfähigkeitstyp und stark dotiert ist.

15 8. Halbleiterbauelement nach Anspruch 6 und 7, dadurch gekennzeichnet, daß die erste Schicht und die dritte Schicht mit Metallisierungen versehen sind.

20 9. Verfahren zur Herstellung von Halbleiterbauelementen, dadurch gekennzeichnet, daß in einem Wafer eines ersten Leitfähigkeitstyps Vertiefungen eingebracht werden, in einem weiteren Schritt beide Seiten des Wafers mit Dotieratomen belegt werden und ein Diffusionsprozeß erfolgt, wobei in einem weiteren Schritt eine Zerteilung des Wafers in einzelne Chips erfolgt, so daß jeder Chip in seinem Innenbereich (70) mindestens eine Vertiefung (60) aufweist.

25 10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, daß die Vertiefungen als Gräben mit rechteckförmigem Querschnitt ausgebildet werden.

30 11. Verfahren nach Anspruch 9 oder 10, dadurch gekennzeichnet, daß vor dem Zerteilen des Wafers auf beide Seiten des Wafers Metallschichten aufgebracht werden.

12. Verfahren nach Anspruch 9, 10 oder 11, dadurch gekennzeichnet, daß die Zerteilung in Bereichen (40) des Wafers erfolgt, in denen keine Vertiefungen eingebracht worden sind.

5 13. Verfahren nach einem der Ansprüche 9 bis 12, dadurch gekennzeichnet, daß bei der Belegung der Oberseite ein Dotierstoff eines zweiten Leitfähigkeitstyps verwendet wird.

10 14. Verfahren nach einem der Ansprüche 9 bis 13, dadurch gekennzeichnet, daß bei der Belegung der Unterseite ein Dotierstoff des ersten Leitfähigkeitstyps verwendet wird.

15 15. Verfahren nach Anspruch 11, 13 und 14, dadurch gekennzeichnet, daß die Metallschichten auf die erste und die dritte Schicht aufgebracht werden.

<u>1</u>
<u>2</u>
<u>3</u>

Fig.1

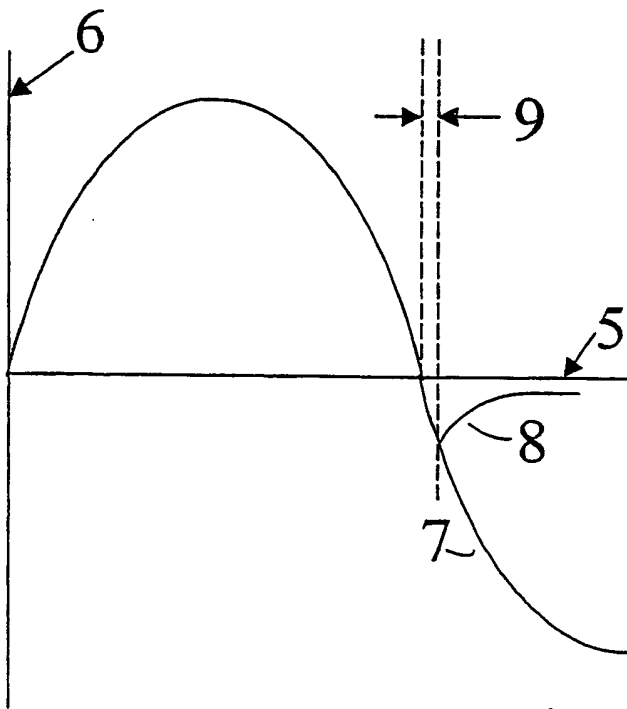


Fig.2

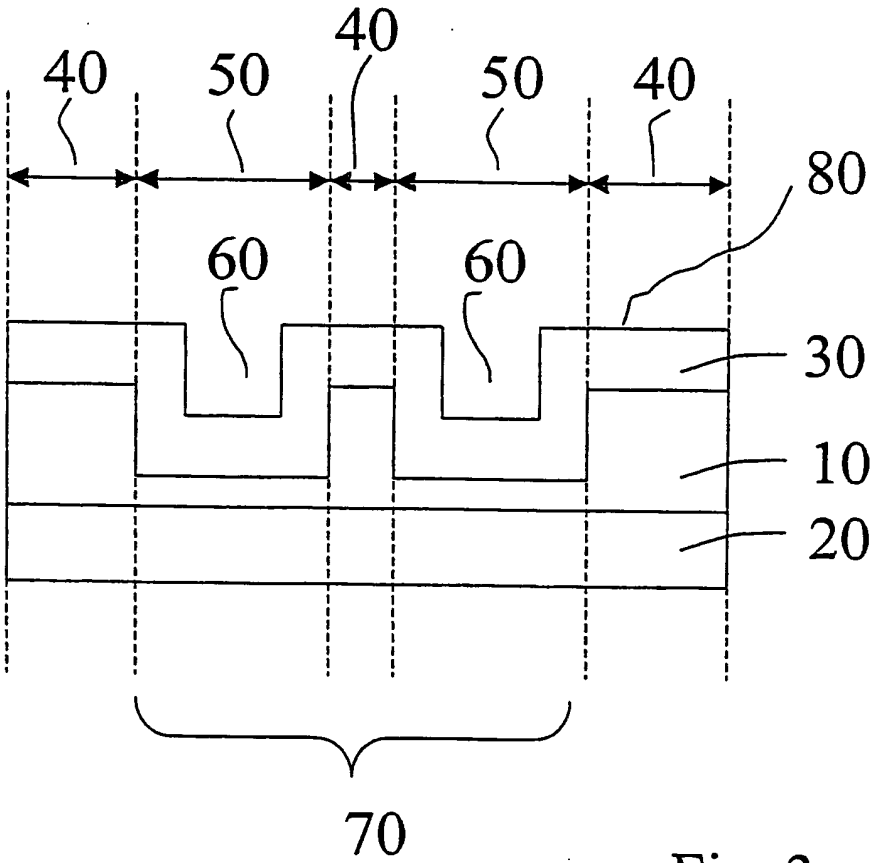


Fig. 3a

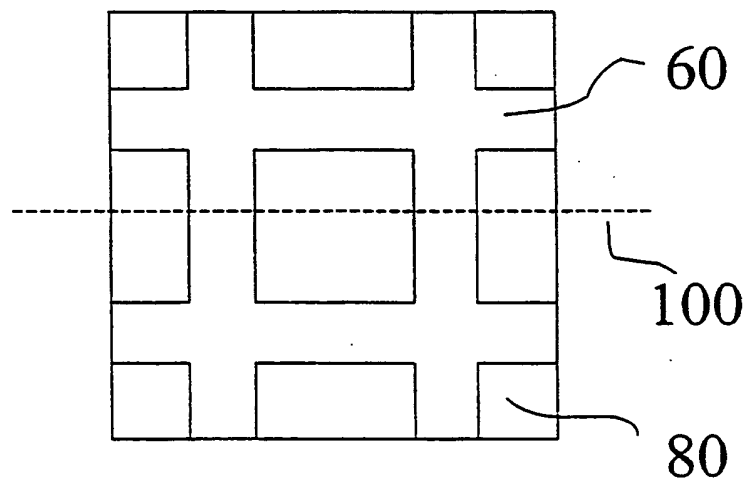


Fig. 3b

INTERNATIONAL SEARCH REPORT

International Application No.
PCT/DE 00/02918

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L29/861		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 41 35 258 A (SEMIKRON ELEKTRONIK GMBH) 29 April 1993 (1993-04-29)	1-4, 6-11, 13-15
Y	column 1, line 3 -column 4, line 22; figures 1-3	5,12
X	FR 2 319 972 A (THOMSON CSF) 25 February 1977 (1977-02-25) the whole document	1-3,6-8
Y	US 4 220 963 A (RUMENNIK VLADIMIR) 2 September 1980 (1980-09-02) column 1, line 7-29 column 2, line 39-64; figure 3	5,12
-/--		
<div style="display: flex; justify-content: space-between;"> <input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex. </div>		
<div style="display: flex;"> <div style="flex: 1;"> <p>* Special categories of cited documents :</p> <p>*A* document defining the general state of the art which is not considered to be of particular relevance</p> <p>*E* earlier document but published on or after the international filing date</p> <p>*L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>*O* document referring to an oral disclosure, use, exhibition or other means</p> <p>*P* document published prior to the international filing date but later than the priority date claimed</p> </div> <div style="flex: 1;"> <p>*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.</p> <p>*A* document member of the same patent family</p> </div> </div>		
Date of the actual completion of the international search <div style="text-align: center; font-weight: bold;">17 January 2001</div>		Date of mailing of the international search report <div style="text-align: center; font-weight: bold;">31/01/2001</div>
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer <div style="text-align: center; font-weight: bold;">Boetticher, H</div>

INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE 00/02918

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>DE 42 01 183 A (EUPEC GMBH & CO KG; DAIMLER BENZ AG (DE)) 22 July 1993 (1993-07-22) the whole document -----</p>	1

INTERNATIONAL SEARCH REPORT

Information on patent family members

Intern

Application No

PCT/DE 00/02918

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
DE 4135258	A	29-04-1993	NONE	
FR 2319972	A	25-02-1977	NONE	
US 4220963	A	02-09-1980	NONE	
DE 4201183	A	22-07-1993	DE 59202955 D	24-08-1995
			EP 0551625 A	21-07-1993
			JP 5259481 A	08-10-1993
			US 5773858 A	30-06-1998



INTERNATIONALER RECHERCHENBERICHT

Intern:  des Aktenzeichen

PCT/DE 00/02918

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H01L29/861

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 41 35 258 A (SEMIKRON ELEKTRONIK GMBH) 29. April 1993 (1993-04-29)	1-4, 6-11, 13-15
Y	Spalte 1, Zeile 3 - Spalte 4, Zeile 22; Abbildungen 1-3	5,12
X	FR 2 319 972 A (THOMSON CSF) 25. Februar 1977 (1977-02-25) das ganze Dokument	1-3,6-8
Y	US 4 220 963 A (RUMENNIK VLADIMIR) 2. September 1980 (1980-09-02) Spalte 1, Zeile 7-29 Spalte 2, Zeile 39-64; Abbildung 3	5,12
	--- -/--	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

Z Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

17. Januar 2001

Absenddatum des internationalen Recherchenberichts

31/01/2001

Name und Postanschrift der internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Boetticher, H

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 00/02918

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	<p>DE 42 01 183 A (EUPEC GMBH & CO KG; DAIMLER BENZ AG (DE)) 22. Juli 1993 (1993-07-22) das ganze Dokument</p> <p>-----</p>	1

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zu dieser Patentfamilie gehören

Intern. Aktenzeichen

PCT/DE 00/02918

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 4135258	A	29-04-1993	KEINE	
FR 2319972	A	25-02-1977	KEINE	
US 4220963	A	02-09-1980	KEINE	
DE 4201183	A	22-07-1993	DE 59202955 D	24-08-1995
			EP 0551625 A	21-07-1993
			JP 5259481 A	08-10-1993
			US 5773858 A	30-06-1998



4
1

4
1